

Appunti di ELETTRONICA - Capitolo 8

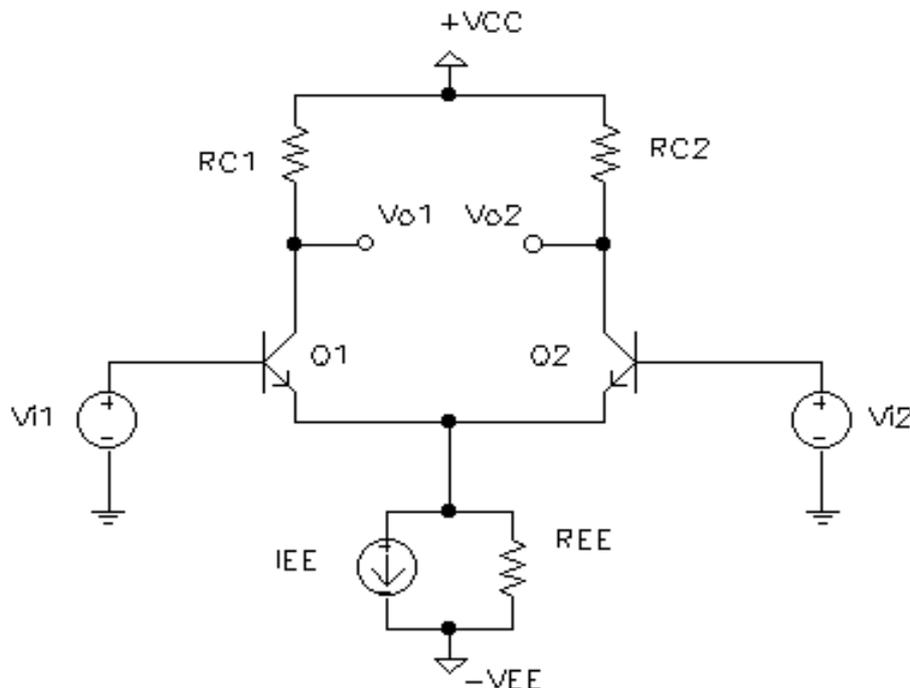
Gli amplificatori - Parte V

Stadio differenziale con carico attivo	1
Introduzione	1
Convertitore npn ingresso differenziale - uscita singola con carico attivo...	9
Convertitore pnp ingresso differenziale - uscita singola con carico attivo.	15
<i>Osservazione</i>	15
Convertitore ingresso differenziale - uscita singola a FET	17
Stadio differenziale cascode	18

Stadio differenziale con carico attivo

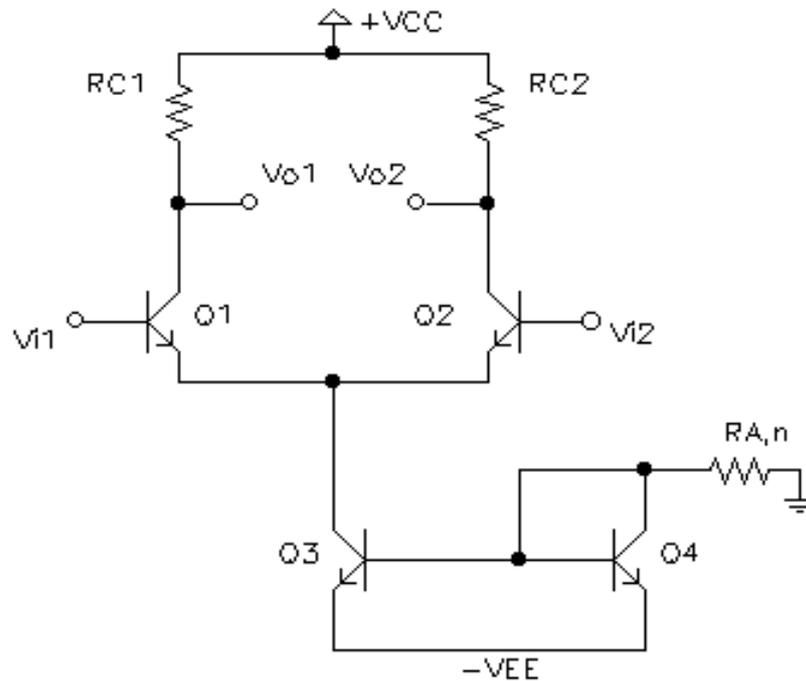
INTRODUZIONE

Nei paragrafi precedenti abbiamo esaminato le principali caratteristiche di uno stadio differenziale come quello rappresentato nella figura seguente:



In particolare, abbiamo osservato che il CMRR dello stadio dipende fortemente dal valore della resistenza di uscita R_{EE} del generatore di corrente usato per iniettare la corrente nei due emettitori e dal valore R_C delle resistenze (uguali) poste in serie ai collettori dei due BJT. Allora, così come abbiamo visto nel caso degli stadi amplificatori elementari, è immediato aspettarsi un notevole miglioramento del CMRR laddove vengano utilizzati degli specchi di corrente, sia come elementi di polarizzazione (generatori di corrente) sia come carichi attivi.

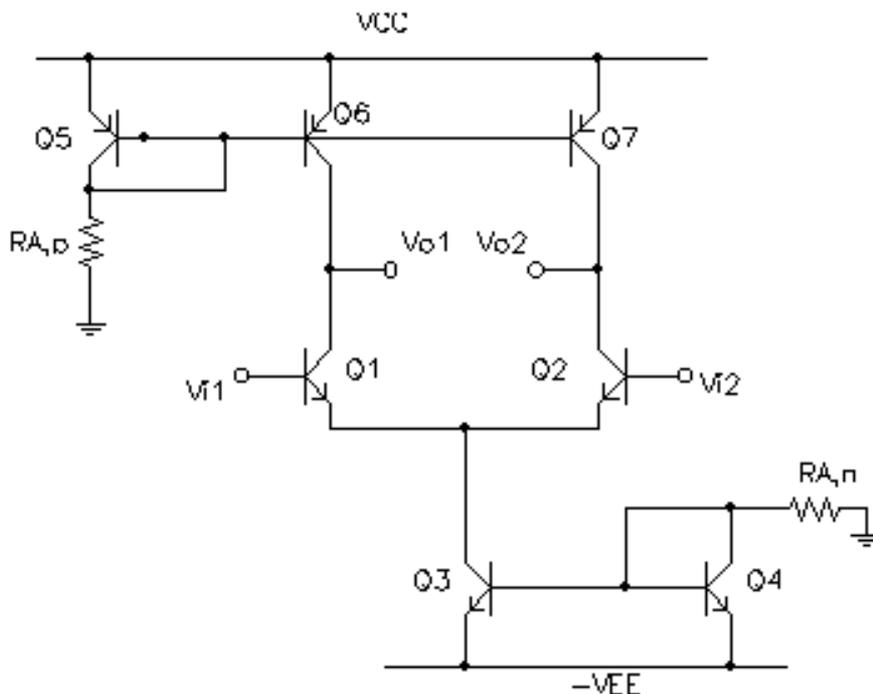
Ad esempio, possiamo pensare di utilizzare uno specchio semplice npn al fine di realizzare il generatore di corrente I_{EE} con resistenza di Norton R_{EE} :



Con questa configurazione, la resistenza di uscita del generatore di corrente è quella dello specchio, ossia $R_{EE} = r_{O,3}$, mentre la corrente da esso fornita è

$$I_{EE} = I_{OUT,n} \cong I_{rif,n} = \frac{V_{EE} - V_{BE,n}}{R_{A,n}}$$

In secondo luogo, possiamo pensare di utilizzare un altro specchio come carico attivo sia per Q1 sia per Q2. Potrà perciò trattarsi di uno specchio pnp con due distinti rami di uscita, come nella figura seguente:



L'effetto di questo secondo specchio è semplicemente quello di portare come carico sui due collettori una resistenza $\mathbf{R_c=r_{O,p}}$ (dove con $r_{O,p}$ indichiamo la resistenza di uscita dei tre transistori pnp, ritenuti polarizzati con la stessa corrente di collettore).

Per quanto riguarda la polarizzazione, essa è imposta dallo specchio usato come generatore di corrente: infatti, come visto poco fa, questo specchio fissa le correnti di collettore di Q1 e Q2 sul valore

$$I_{C1} = I_{C2} \cong \frac{I_{EE}}{2} \cong \frac{V_{EE} - V_{BE,n}}{2R_{A,n}}$$

Queste due correnti corrispondono alle correnti di uscita I_{C6} ed I_{C7} dello specchio usato come carico attivo; ciò comporta che quest'ultimo specchio debba regolare le tensioni V_{BE6} e V_{BE7} in modo da ottenere le correnti di uscita prefissate:

$$I_{C6} = I_{C7} = \frac{I_{EE}}{2} \longrightarrow V_{BE6} = V_{BE7} = V_T \ln \frac{I_{EE}}{2I_S}$$

In quest'ultimo passaggio abbiamo trascurato l'effetto Early nei transistori Q6 e Q7, il quale può comportare una differenza tra I_{C6} e I_{C7} , ma è evidente che si tratta di una approssimazione lecita, in quanto i due transistor hanno sicuramente la stessa V_{CE} (visto che $V_{E6}=V_{E7}=V_{CC}$ e che inoltre la simmetria del circuito è tale che risulti $V_{C6}=V_{O1}=V_{O2}=V_{C7}$), per cui I_{C6} ed I_{C7} sono comunque uguali.

Diverso è invece il caso di Q5, che ha la stessa V_{BE} di Q6 e Q7, ma non necessariamente la stessa V_{CE} . Una eventuale differenza di V_{CE} , a fronte di una uguale V_{BE} , comporterebbe sicuramente una differenza tra le correnti di collettore, per cui in generale $I_{C5} \neq \frac{I_{EE}}{2}$. Ovviamente, l'entità della

differenza dipende in modo direttamente proporzionale dalla differenza tra le V_{CE} e in modo inversamente proporzionale dalla tensione di Early di Q5.

Il fatto di aver introdotto nuovi transistor impone una attenzione ancora maggiore al dimensionamento del circuito, in quanto bisogna garantire che tutti i transistor funzionino in zona attiva diretta. Un modo abbastanza semplice per ottenere questo risultato è allora quello di scegliere le resistenze $R_{a,n}$ ed $R_{a,p}$ degli specchi in modo tale che anche la corrente di collettore di Q5 coincida approssimativamente (cioè a meno delle correnti di base) con $I_{EE}/2$. Per ottenere questo risultato, una volta dimensionata $R_{A,n}$ in modo da ottenere la I_{EE} desiderata, basta porre

$$R_{A,p} = \frac{V_{EE} - V_{EB,p}}{I_{EE} / 2}$$

Per esempio, supponiamo che le tensioni di alimentazione siano $V_{CC}=-V_{EE}=-15V$; supponendo sempre $V_{BE,n} = -V_{EB,n} = 0.7V$ in zona attiva diretta, se vogliamo ottenere una $I_{EE}=2mA$ dobbiamo prendere

$$R_{A,n} = \frac{V_{EE} - V_{BE,n}}{I_{EE}} = 7.15k\Omega$$

A questo punto, se vogliamo che $I_{C6}=I_{C7}=I_{C5}=I_{EE}/2$, dobbiamo prendere

$$R_{A,p} = \frac{V_{EE} - V_{EB,p}}{I_{EE} / 2} = \frac{V_{CC} - V_{BE,n}}{I_{EE} / 2} = 2R_{A,n} = 14.3k\Omega$$

Come si osserva, quindi, nel caso della alimentazione duale basta prendere $R_{A,p}=2R_{A,n}$.

Simulazioni al calcolatore - Effettuando mediante P-Spice l'analisi in continua del circuito ottenuto con i valori numerici appena citati, i dati sul punto di lavoro dei 7 transistor sono i seguenti:

Transistori npn ($\beta=100 - V_A=303$)

NAME	Q_Q1	Q_Q2	Q_Q3	Q_Q4
IB	34.3µA	34.3µA	59.5µA	59.5µA
IC	0.948mA	0.948mA	1.97mA	1.88mA
VBE	0.683V	0.683V	0.702V	0.702V
VBC	-14.2V	-14.2V	-13.6V	0V
VCE	14.9V	14.9V	14.3V	0.702V
GM	0.0366S	0.0366S	0.0759S	0.0726S
RO	0.335kΩ	0.335kΩ	0.161kΩ	0.161kΩ

Transistori pnp ($\beta=45 - V_A=100$)

NAME	Q_Q5	Q_Q6	Q_Q7
IB	-21.1µA	-21.1µA	-21.1µA
IC	-0.946mA	-0.948mA	-0.948mA
VBE	-0.563V	-0.563V	-0.563V
VBC	0V	0.197V	0.197V
VCE	-0.56V	-0.76V	-0.76V
GM	0.036S	0.036S	0.036S
RO	0.106kΩ	0.106kΩ	0.106kΩ

Come anticipato nei calcoli, le correnti di collettore di Q1, Q2, Q5, Q6 e Q7 sono praticamente uguali e tutti i transistor funzionano in zona attiva diretta. E' però interessante osservare che i transistor Q5, Q6 e Q7 ed il transistor Q4 hanno un valore della V_{CE} "pericolosamente" vicino al valore di saturazione: mentre questo non è un problema per Q4 e Q5 (che lavorano sempre in saturazione in quanto hanno $V_{CB}=0$), può esserlo per Q6 e Q7, per cui si tratta di un ulteriore aspetto da tener in conto nel dimensionamento della rete di polarizzazione.

Per allontanare le V_{CE} di Q6 e Q7 dal valore di saturazione basta aumentare il valore delle correnti di collettore nei transistor considerati, il che si ottiene riducendo le resistenze $R_{A,p}$ ed $R_{A,n}$. Per esempio, nello stesso circuito della simulazione precedente, ponendo $R_{A,n}=3k\Omega$ e $R_{A,p}=6k\Omega$, i dati sul punto di lavoro risultano essere i seguenti:

Transistori npn ($\beta=100 - V_A=303$)

NAME	Q_Q1	Q_Q2	Q_Q3	Q_Q4
IB	67.2µA	67.2µA	0.11mA	0.11mA
IC	2.3mA	2.3mA	4.73mA	4.52mA
VBE	0.707V	0.707V	0.726V	0.726V
VBC	-12.5V	-12.5V	-13.6V	0V
VCE	13.2V	13.2V	14.3V	0.726V

Transistori pnp ($\beta=45 - V_A=100$)

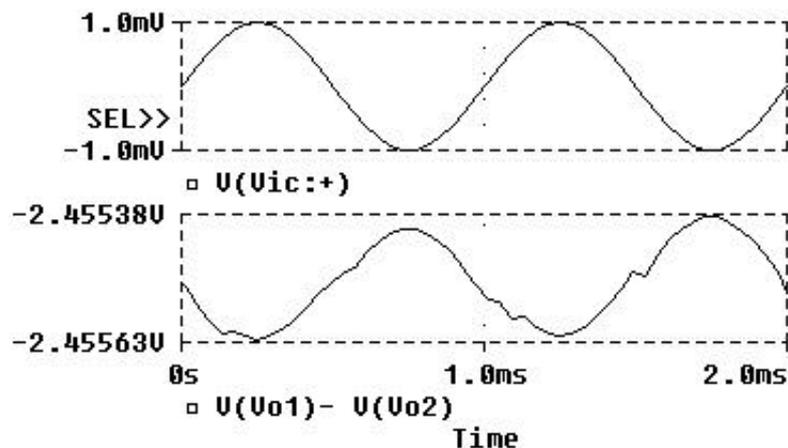
NAME	Q_Q5	Q_Q6	Q_Q7
IB	-50µA	-50µA	-50µA
IC	-2.25mA	-2.3mA	-2.3mA
VBE	-0.586V	-0.586V	-0.586V
VBC	0V	1.96V	1.96V
VCE	-0.586V	-2.55V	-2.55V

Si osserva che le cose sono rimaste uguali per Q5 e Q4, mentre Q6 e Q7 si sono notevolmente allontanati dalla saturazione.

Fatte queste necessarie premesse a proposito della polarizzazione, è evidente che *la presenza del carico attivo pnp e dello specchio npn fa sì che il guadagno di tensione di modo differenziale sia molto alto mentre quello di modo comune sia molto basso, il che si traduce in un CMRR molto alto.*

Simulazioni al calcolatore - Al fine di studiare il comportamento del circuito (con i valori numerici usati nella simulazione precedente) come stadio differenziale, si è inizialmente posto in ingresso allo stadio un segnale continuo $V_{id}=1\text{mV}$ puramente differenziale (cioè applicato direttamente tra le due basi); la corrispondente uscita è risultata essere $V_{od}=V_{i1}-V_{i2}=-2.4557\text{V}$, che corrisponde ad un guadagno (invertente) di 2455. Successivamente, è stato aggiunto all'ingresso puramente differenziale un ingresso (anch'esso continuo) di modo comune $V_{ic}=1\text{mV}$ uguale all'ingresso differenziale: la corrispondente uscita differenziale è risultata essere $V_{od}=V_{i1}-V_{i2}=-2.4559$. La presenza del modo comune ha cioè determinato una variazione di V_{od} di 0.2mV rispetto a quando era presente solo il modo differenziale, il che corrisponde ad una variazione relativa dello 0.008% .

La stessa simulazione è stata successivamente ripetuta usando però, come segnale di modo comune, un'onda sinusoidale di valore medio 0V , ampiezza 1mV e frequenza 1KHz :

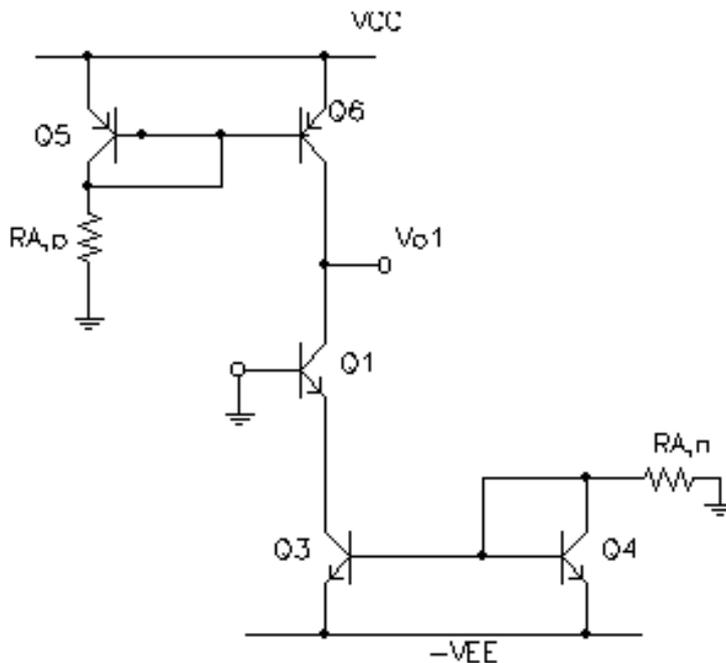


Il risultato è stato una tensione di uscita $V_{od}=V_{i1}-V_{i2}$ sinusoidale ad 1kHz , ma di valor medio -2.455V e di ampiezza $103\mu\text{V}$, il che corrisponde ad una tensione praticamente continua sul valore -2.455V . In accordo alla simulazione precedente, quindi, l'influenza sull'uscita da parte del segnale di modo comune, pur essendo quest'ultimo confrontabile con il segnale puramente differenziale, è resa minima, quasi inesistente.

Ulteriori simulazioni sul circuito hanno evidenziato una dinamica di ingresso (cioè l'ampiezza della regione lineare di funzionamento) estremamente ristretta: la sua ampiezza è infatti risultata pari a circa 13mV , ovviamente localizzati simmetricamente rispetto al valore 0V . Questo valore ristretto corrisponde chiaramente ad un guadagno estremamente elevato, già citato in precedenza: misurando tale guadagno direttamente sulla caratteristica di trasferimento in continua, si trova una variazione (in valore assoluto) della tensione di uscita $\Delta V_O=3.4587\text{V}$ in corrispondenza di una variazione della tensione di ingresso $\Delta V_I=1.4085\text{mV}$, il che corrisponde ad un guadagno $\frac{3.4587\text{V}}{1.4085\text{mV}} = 2455.59$, così come trovato prima facendo il rapporto tra l'uscita e l'ingresso.

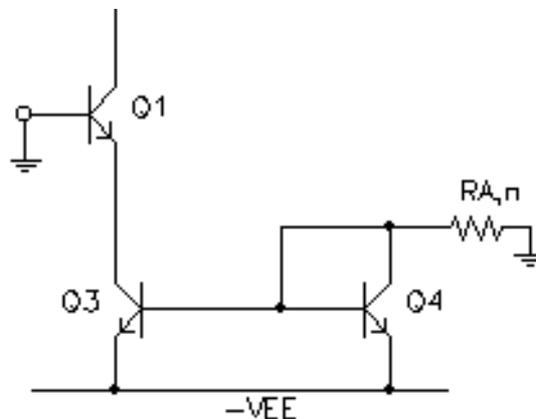
Nonostante l'indubbio pregio dell'elevato CMRR, il circuito appena descritto presenta uno svantaggio rilevante: il punto di lavoro di questo circuito risulta essere molto (troppo) sensibile al valore del generatore di corrente di polarizzazione ed a quello dei generatori di corrente del carico attivo. Questo è un limite in quanto eventuali variazioni, ad esempio, delle tensioni di alimentazione possono essere tali da far uscire uno o più transistor dalla zona attiva diretta, il che pregiudicherebbe il funzionamento dello stadio.

Per comprendere a pieno questo fatto, possiamo concentrarci solo sul **semicircuito in continua per il modo comune**, illustrato nella figura seguente:

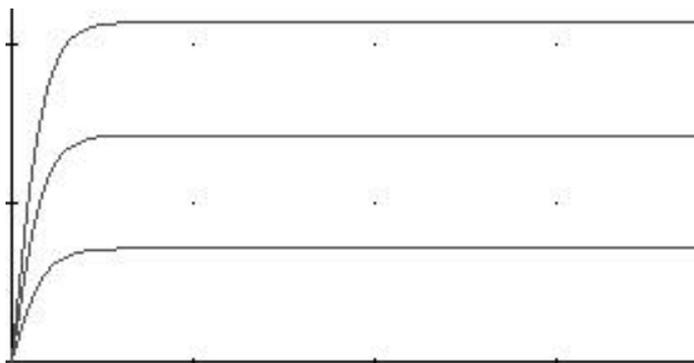


Parliamo di "semicircuito di modo comune" in quanto il segnale continuo di polarizzazione rappresenta effettivamente un segnale di modo comune per lo stadio. Inoltre, proprio perché stiamo considerando il semicircuito, dobbiamo in effetti considerare solo "metà" dello specchio npn, perché sappiamo che tale specchio fornisce metà della corrente I_{EE} su ciascun ramo dello stadio. Facciamo infine riferimento al caso in cui $V_i=0$, in quanto il discorso da fare è relativo al punto di lavoro del circuito.

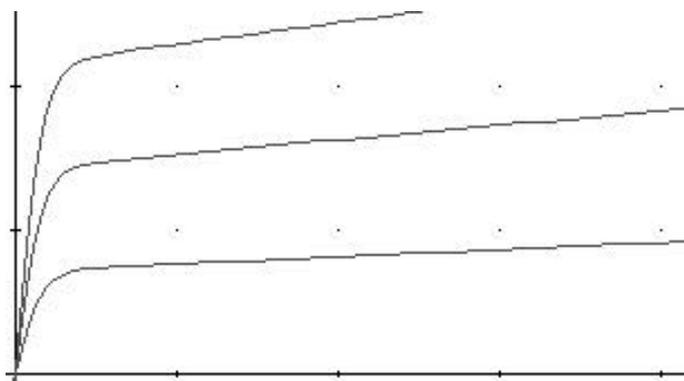
Si osserva che la combinazione del transistor Q1 con "metà" dello specchio npn rappresenta il classico specchio cascode:



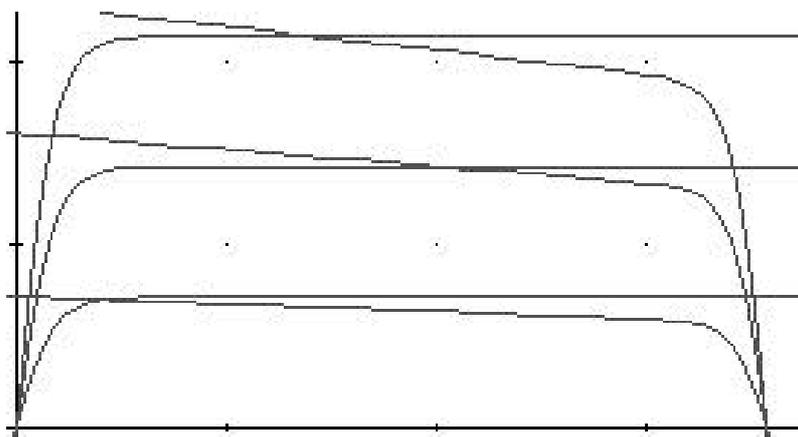
Lo specchio cascode ha notoriamente una resistenza di uscita molto elevata (pari a βr_{O1}), il che significa che le sue caratteristiche statiche I-V di uscita sono praticamente orizzontali (ovviamente quando Q1 è in zona attiva diretta):



Lo specchio pnp formato da Q5 e Q6 è invece uno specchio semplice, per cui la resistenza di uscita vale semplicemente r_{O6} e le caratteristiche hanno perciò una pendenza maggiore:



Individuata quindi la caratteristica di uscita del cascode (determinata dalla V_{BE3}) e quella dello specchio pnp (individuata dalla V_{BE5}), il punto di lavoro si ottiene intersecando la prima con la seconda traslata di V_{CC} (verso destra) e invertita di polarità:



E' chiaro, allora, che il dimensionamento del circuito deve essere fatto in modo tale che il punto di lavoro così ottenuto sia sufficientemente distante dalle due zone di saturazione: per esempio, va sicuramente bene il punto Q indicato nella figura precedente.

Il problema viene dalla bassissima pendenza delle caratteristiche del cascode: supponiamo per esempio che, per un motivo qualsiasi (ad esempio a causa di una variazione della alimentazione), ci sia un aumento della tensione V_{BE} che pilota il transistor Q3; se aumenta V_{BE3} , aumenta la corrente $I_{EE}/2$ fornita dallo specchio npn al transistor Q1 e quindi aumenta la corrente di emettitore di Q1 stesso, il che comporta che le caratteristiche del cascode traslino verso l'alto; questa traslazione sposta evidentemente il punto di lavoro (in quanto le caratteristiche del pnp rimangono invece ferme)

e, in particolare, lo porta pericolosamente vicino alla zona di saturazione di Q1, se non addirittura all'interno. Data la dipendenza esponenziale della corrente dalla tensione, è sufficiente anche una piccola variazione della V_{BE3} per provocare uno spostamento notevole del punto di lavoro, per cui si comprende l'eccessiva sensibilità del circuito verso variazioni della corrente fornita dallo specchio npn.

Simulazioni al calcolatore - Usiamo una simulazione con P-Spice per trovare conferma dei concetti appena esposti. Partiamo, in particolare, dalla simulazione effettuata in precedenza (cioè quella con $R_{A,n}=7.15k\Omega$ e $R_{A,p}=14.3k\Omega$), la quale aveva portato ai seguenti dati sul punto operativo dei 7 transistor:

Transistori npn ($\beta=100 - V_A=303$)

NAME	Q_Q1	Q_Q2	Q_Q3	Q_Q4
IC	0.948mA	0.948mA	1.97mA	1.88mA
VBE	0.683V	0.683V	0.702V	0.702V
VBC	-14.2V	-14.2V	-13.6V	0V
VCE	14.9V	14.9V	14.3V	0.702V

Transistori pnp ($\beta=45 - V_A=100$)

NAME	Q_Q5	Q_Q6	Q_Q7
IC	-0.946mA	-0.948mA	-0.948mA
VBE	-0.563V	-0.563V	-0.563V
VBC	0V	0.197V	0.197V
VCE	-0.56V	-0.76V	-0.76V

Questa simulazione prevedeva $V_{CC}=15V$ e $V_{EE}=-15V$. Ripetiamo allora la simulazione con $V_{CC}=15V$ e $V_{EE}=-15.6V$ (cioè con una diminuzione del 4% su V_{EE}). I dati sul nuovo punto operativo sono i seguenti:

Transistori npn ($\beta=100 - V_A=303$)

NAME	Q_Q1	Q_Q2	Q_Q3	Q_Q4
IC	0.99mA	0.99mA	2.05mA	1.96mA
VBE	0.685V	0.685V	0.703V	0.703V
VBC	-9.78V	-9.78V	-14.2V	0V
VCE	10.5V	10.5V	14.9V	0.703V

Transistori pnp ($\beta=45 - V_A=100$)

NAME	Q_Q5	Q_Q6	Q_Q7
IC	-0.946mA	-0.99mA	-0.99mA
VBE	-0.563V	-0.563V	-0.563V
VBC	0V	4.65V	4.65V
VCE	-0.563V	-5.22V	-5.2V

Si osserva che tutti i transistor sono ancora in saturazione, ma la tensione V_{CE} di Q1 e Q2 è scesa, rispetto al caso precedente, di 4.4V, corrispondente ad una variazione relativa del 29% (la stessa variazione si è chiaramente avuta per le V_{EC} di Q6 e Q7). Per quanto riguarda la correnti di collettore, sono variate TUTTE del 4% così come la V_{EE} (come era logico che fosse, visto che c'è dipendenza praticamente lineare tra tali correnti e l'alimentazione, in virtù delle proprietà degli specchi di corrente).

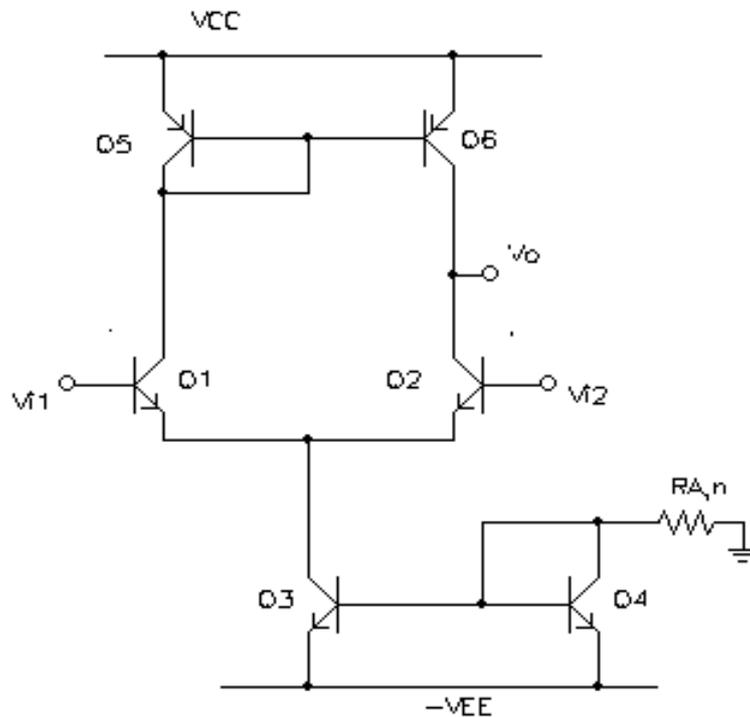
Inoltre, è chiaro che *la situazione è tanto peggiore quanto maggiore è la resistenza di uscita dello specchio npn*: infatti, maggiore è questa resistenza,

minore è la pendenza delle caratteristiche I-V del cascode e quindi minore è la variazione di V_{BE3} necessaria a spostare il punto di lavoro di Q1 al di fuori della zona attiva diretta.

Concludiamo, dunque, che il circuito presenta ottime prestazioni in termini di CMRR, ma una sensibilità all'alimentazione decisamente troppo elevata.

CONVERTITORE NPN INGRESSO DIFFERENZIALE - USCITA SINGOLA CON CARICO ATTIVO

Abbiamo in precedenza studiato le principali caratteristiche del convertitore da ingresso differenziale ad uscita singola caricato resistivamente. Una prima variante di quel circuito, impiegante un carico attivo, è quella indicata nella figura seguente:



Cerchiamo di capire, a livello essenzialmente qualitativo (data la complessità dei calcoli), come è fatta la caratteristica di trasferimento in tensione $V_O - V_i$ del circuito. Possiamo subito individuare quali saranno i limiti della tensione di uscita, ossia l'estremo superiore e quello inferiore della dinamica di uscita:

- per quanto riguarda il limite superiore, basta considerare il fatto che Q6 deve lavorare sempre in zona attiva diretta, il che accade a patto che $V_{EC6} > V_{EC,sat} = 0.2V$: essendo $V_{C6} = V_O$ ed essendo la tensione di emettitore fissa sul valore V_{CC} , deduciamo perciò che deve essere $V_{CC} - V_O > 0.2V$ e quindi che $V_{O,max} = V_{CC} - 0.2V$;

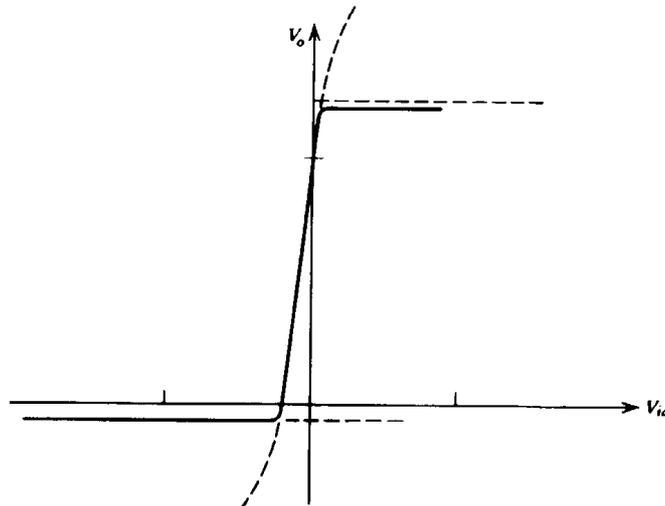
- per quanto riguarda, invece, il limite inferiore, dobbiamo imporre che sia Q6 a rimanere in zona attiva diretta, cosa che accade se $V_{CE2} > V_{CE,sat} = 0.2V$: essendo

$$V_{CE2} = V_O - V_{E2} = V_O - (-V_{BE2} + V_{B2}) = V_O + V_{BE2}$$

deduciamo che deve risultare $V_O + V_{BE2} > 0.2V$ e quindi, assumendo come sempre $V_{BE2} = 0.7V$, concludiamo che $V_{O,min} = -0.5V$.

Una volta individuati i limiti della caratteristica, vediamo che cosa succede quando $V_i = 0$, ossia calcoliamo la tensione di uscita nel punto di lavoro: se $V_i = 0$, la simmetria del circuito impone che le tensioni V_{CE} di Q5 e Q6 siano uguali (almeno in prima approssimazione, visto che si trascura sempre l'effetto delle correnti di base nei due transistor sul comportamento dello specchio); allora, dato che $V_{CE5} = V_{BE5}$, deduciamo che $V_{BE5} = V_{CE6}$ e quindi, applicando la LKT, che $V_O^0 = V_{CE5} - V_{BE5}$.

Sulla base di queste informazioni, possiamo tracciare una caratteristica di trasferimento qualitativa del tipo seguente:



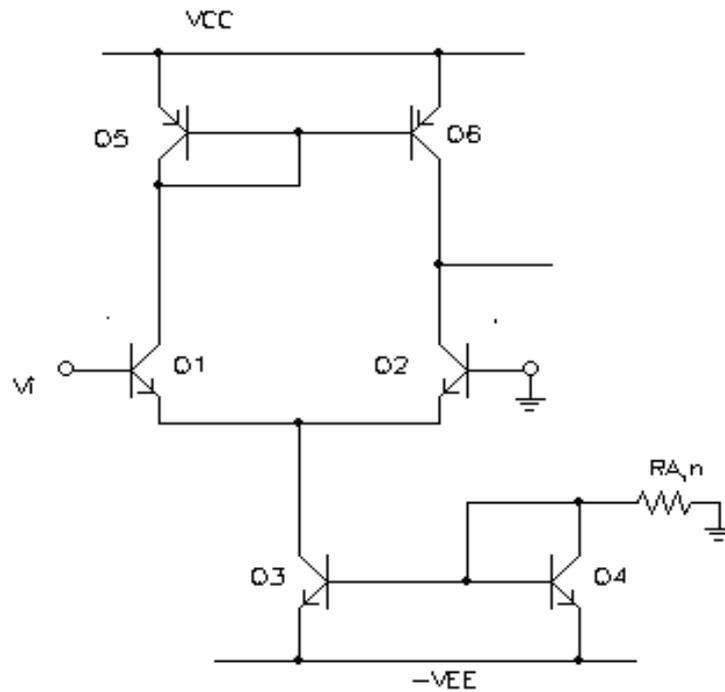
Le osservazione più importanti da fare su questa caratteristica sono due:

- la prima è il fatto che si tratta di una caratteristica non invertente e ad alto guadagno;
- la seconda è che, a causa di un offset di uscita molto elevato, la dinamica di ingresso risulta estremamente ristretta: questo non solo a causa dell'alto guadagno dello stadio, ma soprattutto perché il punto di lavoro non si trova a metà della caratteristica lineare, ma in una posizione tale per cui l'escursione positiva del segnale in ingresso sia molto minore di quella negativa.

Un'altra osservazione importante è la seguente: anche se non siamo in grado di effettuare i passaggi analitici (in quanto servirebbe il concetto di reazione), si può dimostrare che *il nodo su cui preleviamo la tensione di uscita è un nodo ad alta impedenza*.

Considerando allora che la resistenza di ingresso (di modo differenziale) $R_i = 2r_\pi = \frac{2\beta V_T}{I_C}$ dello

stadio è abbastanza grande quando la corrente I_C nei transistor è piccola, deduciamo l'opportunità di impiegare lo stadio come un **amplificatore in transconduttanza** (brevemente **OTA**, che sta per *Operational Trans-conductans Amplifier*) così come indicato nella figura seguente:



Si tratta, quindi, di pilotare lo stadio mediante una tensione e di prelevare, come uscita, non più la tensione V_O , ma la corrente I_O . Diventa allora interessante individuare la relazione che lega la corrente di uscita I_O alla tensione in ingresso V_i (che supponiamo applicata interamente alla base di Q1).

Intanto, possiamo applicare la LKC per scrivere che

$$I_O = I_{C6} - I_{C2} \cong I_{C5} - I_{C2} = I_{C1} - I_{C2}$$

dove abbiamo tenuto conto del fatto che, a meno delle correnti di base, lo specchio usato come carico attivo fa sì che $I_{C5} = I_{C6}$. Inoltre, le espressioni di I_{C1} e I_{C2} sono quelle “classiche” dello stadio differenziale (in quanto non dipendono dalla natura del carico):

$$I_O = I_{C1} - I_{C2} = \frac{\alpha_F I_{EE}}{1 + e^{-\frac{V_i}{V_T}}} - \frac{\alpha_F I_{EE}}{1 + e^{\frac{V_i}{V_T}}}$$

Con passaggi analoghi a quelli fatti per la caratteristica I-V dello stadio differenziale “classico”, possiamo concludere che

$$I_O = \alpha_F I_{EE} \tanh\left(\frac{V_i}{2V_T}\right)$$

Abbiamo dunque una *dipendenza della corrente dalla tensione ancora una volta secondo la tangente iperbolica, ma senza inversione*. Questo consente perciò di individuare ancora una volta una regione lineare di funzionamento del circuito e una regione di saturazione: i limiti di saturazione per la corrente sono $+\alpha_F I_{EE}$ e $-\alpha_F I_{EE}$ e si ottengono, rispettivamente, quando $V_i > 4V_T$ e $V_i < -4V_T$.

A questo punto, al fine di studiare le prestazioni del circuito come amplificatore in transresistenza, possiamo calcolare la **transconduttanza** dell'intero stadio, definita evidentemente

come $G_m = \frac{\partial I_o}{\partial V_i}$: sostituendo l'espressione della corrente trovata poco fa e facendo qualche passaggio, si trova che

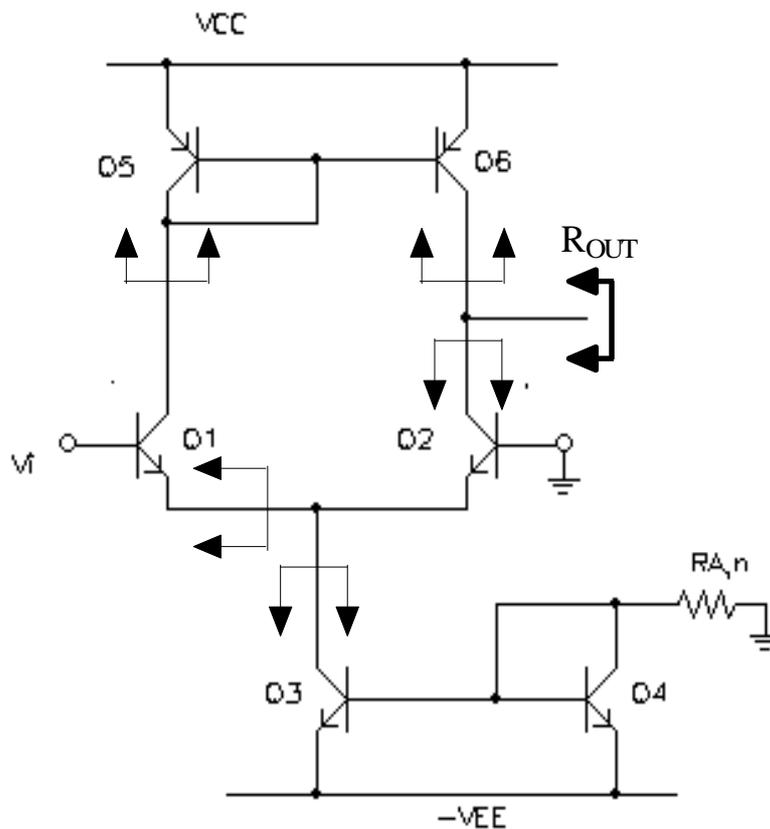
$$G_m = \frac{\alpha_F I_{EE}}{2V_T} \operatorname{sech}^2\left(\frac{V_i}{2V_T}\right)$$

ed ovviamente si tratta di una quantità legata al valore di V_i , cioè al punto nell'intorno del quale la si sta calcolando. Un risultato particolare si ottiene allora valutando G_m nell'intorno del punto di lavoro, cioè per $V_i=0$: si ricava infatti che

$$G_m|_{V_i=0} = \frac{\alpha_F I_{EE}}{2V_T} = \frac{\alpha_F (2I_E)}{2V_T} = \frac{\alpha_F I_E}{V_T} = \frac{I_C}{V_T} = g_m$$

Il risultato è dunque quello per cui la transconduttanza dell'intero stadio coincide con quella dei singoli transistor (nell'ipotesi, ovviamente, che siano tutti polarizzati con la stessa corrente di collettore).

Possiamo adesso dare un cenno di analisi per piccoli segnali del circuito che stiamo esaminando. In particolare, ci interessa valutare la resistenza di uscita dello stadio, al fine di giustificare, sia pure in modo, il motivo per cui il nodo di uscita è ad alta impedenza.



Facciamo l'ipotesi che tutti i transistor npn siano polarizzati con la stessa corrente di collettore, per cui la resistenza di uscita è per tutti r_{On} e lo stesso dicasi per i transistor pnp, per i quali la resistenza di uscita sarà r_{Op} .

In primo luogo, osserviamo che il collettore di Q1 vede, guardando verso l'alto (dove V_{CC} è diventato massa per il segnale), la resistenza $1/g_{m5}$ di Q5 connesso a diodo: essendo tale resistenza molto bassa, possiamo perciò ritenere che il collettore di Q1 sia praticamente a massa; questo

comporta che guardando dentro l'emettitore di Q1, si veda una resistenza pari a sua volta a $1/g_{m1}$ (resistenza di Thevenin per il segnale); questa resistenza va in parallelo alla r_{On} dello specchio, che però è molto più grande di $1/g_{m1}$ e quindi nel parallelo soccombe. Quindi, dall'emettitore di Q2 verso il basso si vede una resistenza $1/g_{m1}$. Questa resistenza rappresenta una degenerazione di emettitore per Q2, per cui la resistenza vista dal collettore di C2 guardando verso il basso è

$$r_{O2} \left(1 + g_{m2} \frac{1}{g_{m1}} \right) \cong 2r_{O2} = 2r_{On}$$

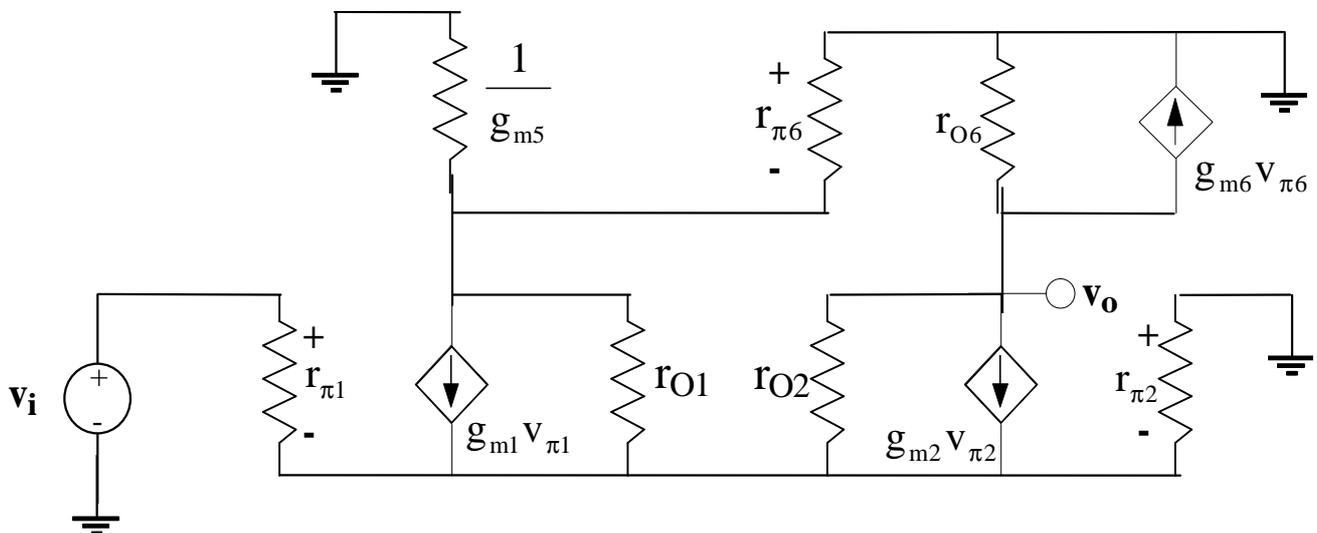
dove abbiamo fatto la solita ipotesi per cui $g_{m1}=g_{m2}$ in virtù dell'uguaglianza tra le rispettive I_C .

A questo punto, il nodo di uscita vede verso il basso la resistenza $2r_{On}$ e verso l'alto la resistenza di uscita r_{Op} dello specchio, per cui sembrerebbe che la resistenza di uscita complessiva sia il parallelo tra le due. In realtà, non è proprio così perché subentra un effetto di **reazione interna** in corrente (la corrente in 1 è uguale a quella di Q2, Q3 e Q4, per cui si ha un guadagno d'anello unitario, come si vedrà in seguito. La resistenza ad anello aperto $2r_{On}$ va pertanto divisa per $1+T$, dove $T=1$ è il guadagno d'anello). Il risultato che si trova (e che sarà ricavato rigorosamente in seguito) è

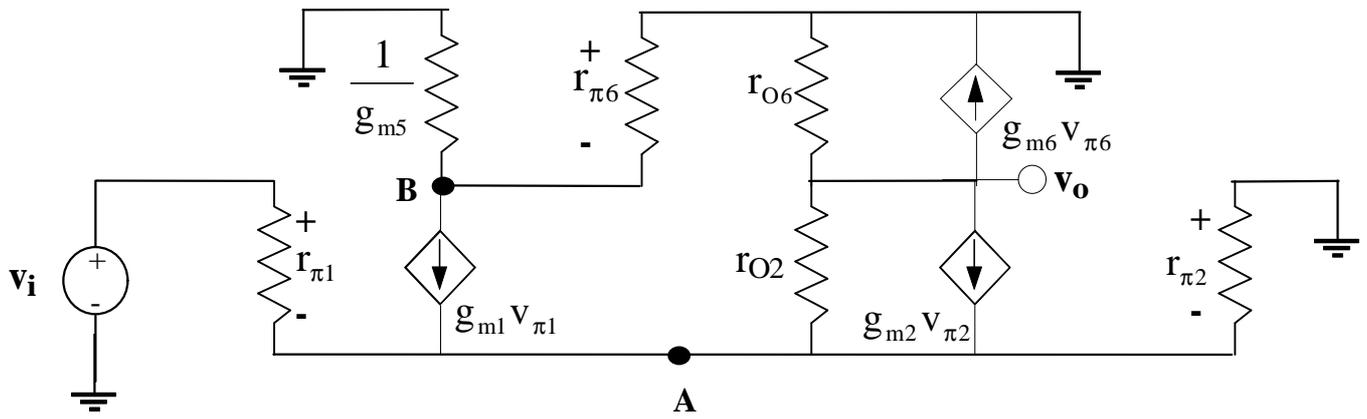
$$R_O = r_{On} // r_{Op}$$

Sempre utilizzando l'analisi per piccoli segnali, proviamo adesso a calcolare il guadagno di tensione del circuito, in modo da fornire una stima approssimativa della pendenza del tratto lineare della curva $V_o=f(V_i)$ trovata prima.

Il circuito equivalente per piccoli segnali dello stadio in esame è fatto nel modo seguente:



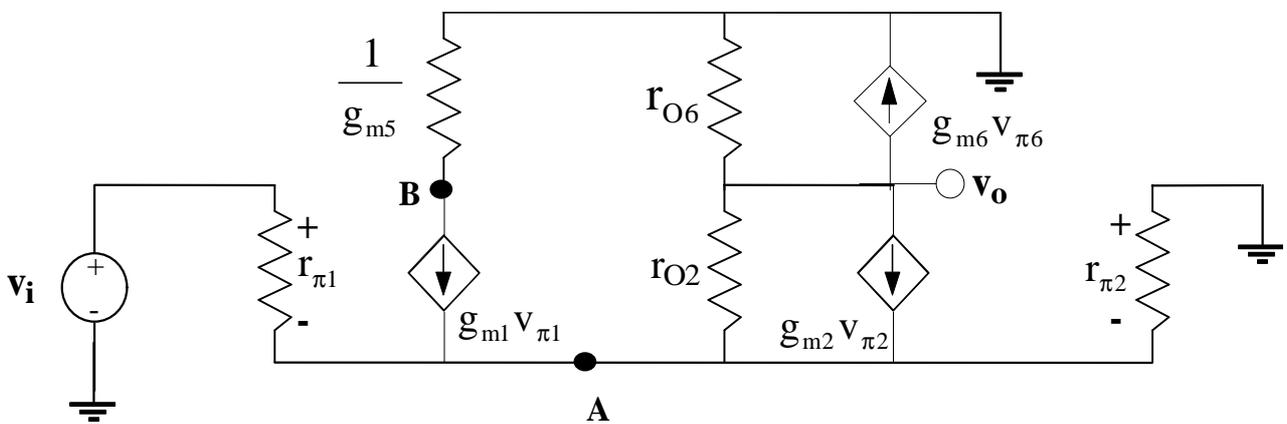
L'analisi di questo circuito diventa molto semplice se trascuriamo la resistenza di uscita di Q1. Con questa ipotesi, possiamo ridisegnare il circuito nel modo seguente:



Sappiamo che in presenza sia del modo comune sia del modo differenziale, la tensione del nodo in cui convergono i due emettitori è pari al modo comune stesso, per cui $v_A = \frac{v_i}{2}$. Questo, però, è vero solo se il circuito è perfettamente simmetrico, cosa che in questo caso non accade. Tuttavia, è una approssimazione abbastanza lecita quella di assumere $v_A \cong \frac{v_i}{2}$: da qui, applicando la LKT, consegue evidentemente che $v_{\pi1} = \frac{v_i}{2}$ e $v_{\pi2} = -\frac{v_i}{2}$.

Cerchiamo di capire quanto vale $v_{\pi6}$: il generatore $g_{m1}v_{\pi1}$ alimenta le resistenze $1/g_{m5}$ e $r_{\pi6}$ che sono in parallelo; tuttavia, $r_{\pi6}$ soccombe sicuramente rispetto a $1/g_{m5}$, per cui la tensione del nodo indicato con B vale $v_B = -v_{\pi6} = -g_{m1}v_{\pi1} \frac{1}{g_{m5}} = -v_{\pi1} = -\frac{v_i}{2}$.

A questo punto, trascurando la $r_{\pi6}$ rispetto a $1/g_{m5}$, possiamo ridisegnare il circuito nel modo seguente:



Si osserva allora che

$$v_o = (-g_{m6}v_{\pi6} + g_{m1}v_{\pi1})(r_{O6} // r_{O2}) = \left(g_{m6} \frac{v_i}{2} + g_{m1} \frac{v_i}{2} \right) (r_{O6} // r_{O2})$$

Ricordando che Q6 e Q2 hanno la stessa corrente di collettore e quindi la stessa transconduttanza, possiamo concludere che il guadagno di tensione vale

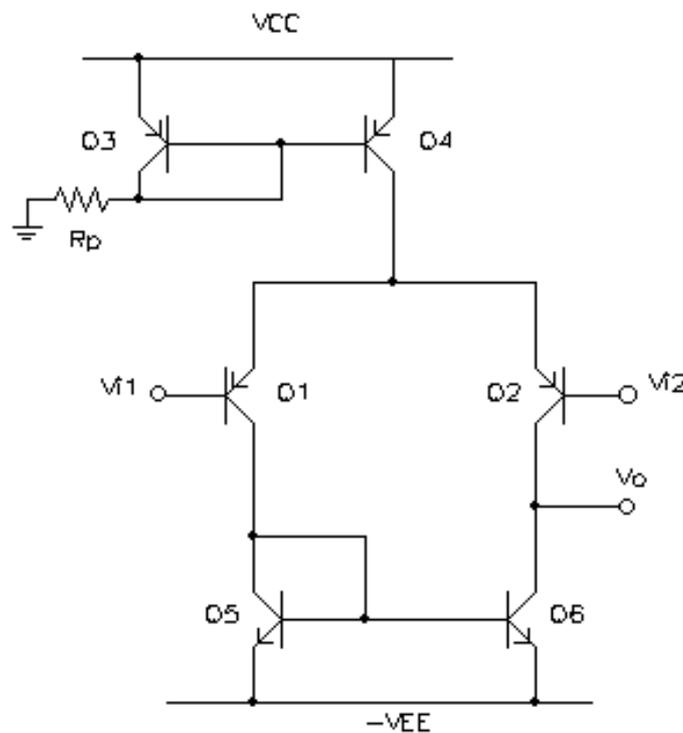
$$A_v = \frac{v_o}{v_i} = g_m (r_{On} // r_{Op})$$

dove abbiamo ovviamente posto $r_{O1}=r_{On}$ e $r_{O6}=r_{Op}$ per indicare che la prima è la resistenza di uscita dello specchio npn e la seconda proveniente da quello pnp.

Naturalmente, se i BJT npn e i BJT pnp hanno la stessa tensione di Early, saranno uguali anche le rispettive resistenze di uscita e quindi il guadagno di tensione sarà semplicemente $A_v = \frac{r_o g_m}{2}$.

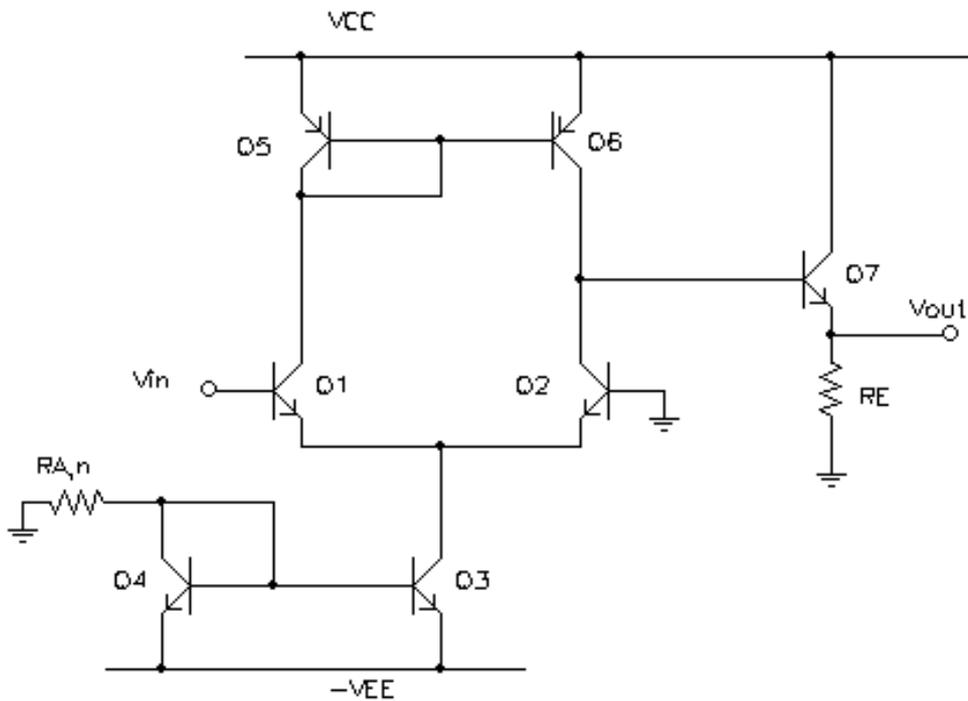
CONVERTITORE PNP INGRESSO DIFFERENZIALE - USCITA SINGOLA CON CARICO ATTIVO

Mentre nel paragrafo precedente abbiamo studiato il comportamento di un convertitore da ingresso differenziale ad uscita singola realizzato mediante un carico attivo pnp ed uno stadio differenziale npn, vediamo adesso come si realizza lo stesso circuito utilizzando però uno stadio differenziale pnp ed un carico attivo npn:



Osservazione

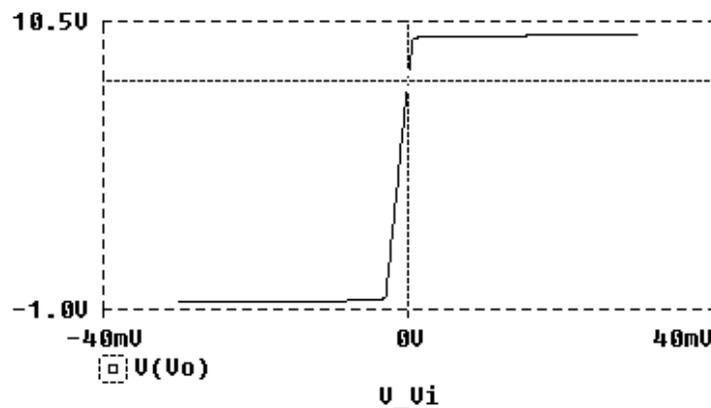
Abbiamo visto che l'inconveniente fondamentale del circuito considerato nel paragrafo precedente è nella dinamica di ingresso eccessivamente stretta, a causa della posizione del punto di lavoro che si trova molto vicino alla regione di saturazione dello stadio. D'altra parte, il circuito ha il grande pregio di avere un elevato guadagno, per cui, per poter utilizzare questo pregio, bisogna trovare il modo di guadagnare dinamica. Conviene allora porre in cascata uno stadio inseguitore di emettitore, in modo da ottenere la seguente configurazione circuitale:



L'uscita dello stadio differenziale fa da ingresso per un inseguitore di emettitore. Quest'ultimo si comporta come trasformatore di impedenza (da alta e bassa) e, soprattutto, come **traslatore di livello**, in quanto ha evidentemente l'effetto di abbassare il livello statico di V_O di $0.7V$ (cioè della V_{BE7}): di conseguenza, mentre il livello statico dell'uscita era prima $V_{CE5} - V_{BE5}$, adesso diventa $V_{OUT}^Q = V_{CE5} - V_{BE5} - V_{BE7}$, il che ci consente quindi di guadagnare dinamica di uscita e, allo stesso tempo, di sfruttare l'elevato guadagno dello stadio differenziale.

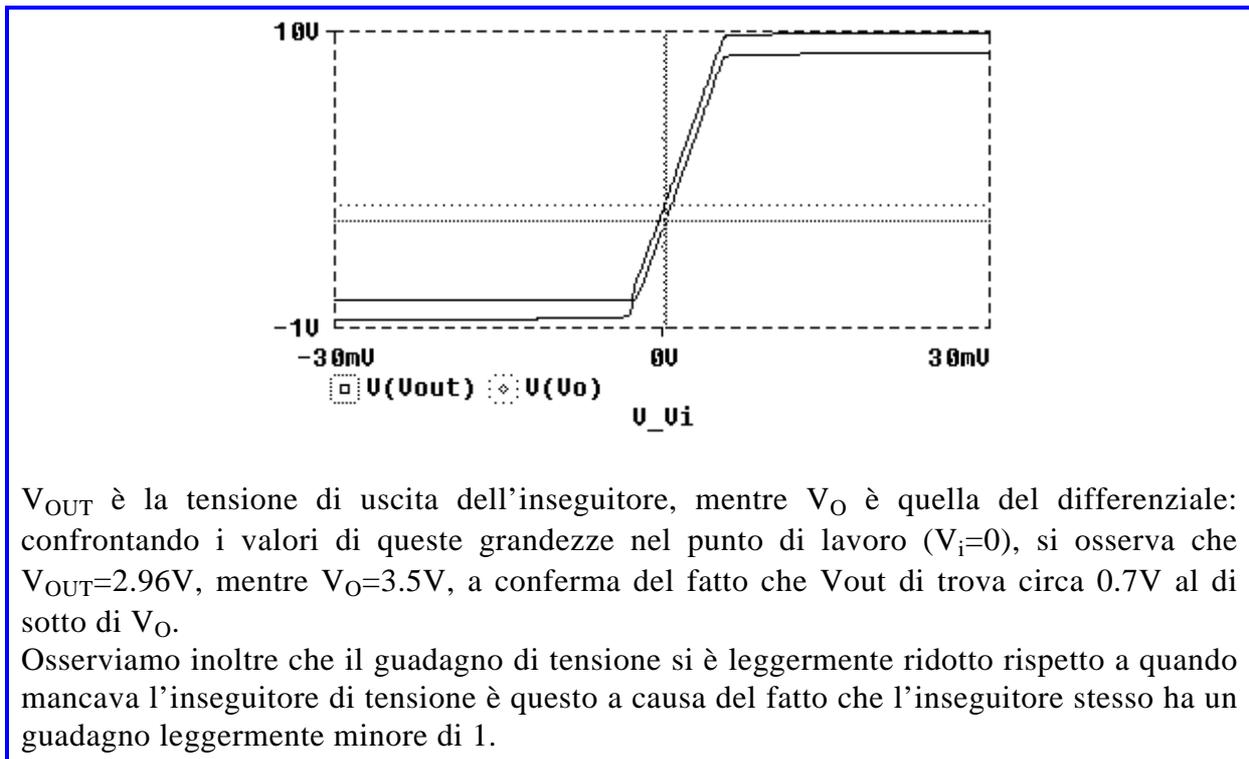
Simulazione al calcolatore - Vogliamo confrontare i risultati teorici appena esposti con quelli forniti da P-Spice.

La prima simulazione consiste nell'individuare la caratteristica di trasferimento del convertitore ingresso differenziale - uscita singola con carico attivo. La simulazione fornisce la curva seguente:



Il valore della tensione di uscita nel punto di lavoro è $8.14V$.

Inserendo invece in cascata lo stadio inseguitore di emettitore con carico $R_E=1k\Omega$, la caratteristica di trasferimento in tensione diventa la seguente:

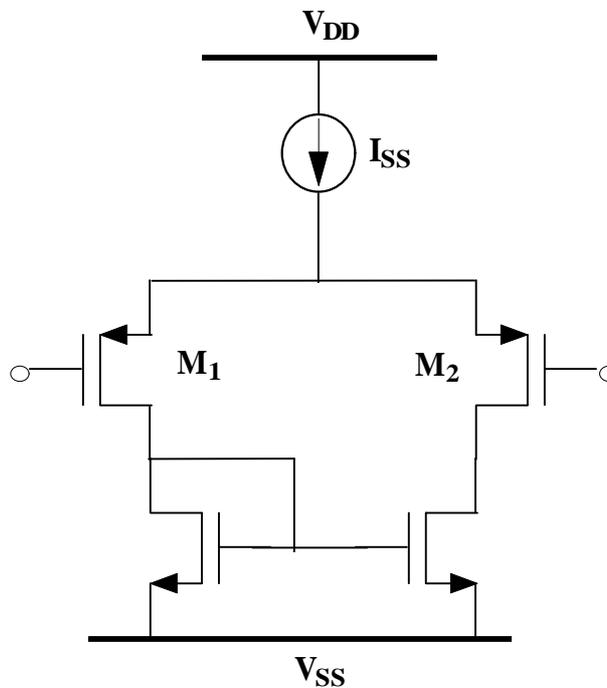


V_{OUT} è la tensione di uscita dell'inseguitore, mentre V_O è quella del differenziale: confrontando i valori di queste grandezze nel punto di lavoro ($V_i=0$), si osserva che $V_{OUT}=2.96\text{V}$, mentre $V_O=3.5\text{V}$, a conferma del fatto che V_{out} di trova circa 0.7V al di sotto di V_O .

Osserviamo inoltre che il guadagno di tensione si è leggermente ridotto rispetto a quando mancava l'inseguitore di tensione è questo a causa del fatto che l'inseguitore stesso ha un guadagno leggermente minore di 1.

CONVERTITORE INGRESSO DIFFERENZIALE - USCITA SINGOLA A FET

E' possibile realizzare un amplificatore in transconduttanza come quello analizzato nei paragrafi precedenti anche utilizzando transistori ad effetto di campo. Ad esempio, la versione (con carico attivo) impiegante MOSFET a canale p è rappresentata nella figura seguente:



L'analisi statica di questo circuito segue gli stessi passi di quella sullo stadio differenziale a BJT: in primo luogo, applicando la LKT si ricava che

$$V_{id} = V_{GS1} - V_{GS2} = \left(\sqrt{\frac{I_{D1}}{k}} + V_{Th} \right) - \left(\sqrt{\frac{I_{D2}}{k}} + V_{Th} \right) = \sqrt{\frac{I_{D1}}{k}} - \sqrt{\frac{I_{D2}}{k}}$$

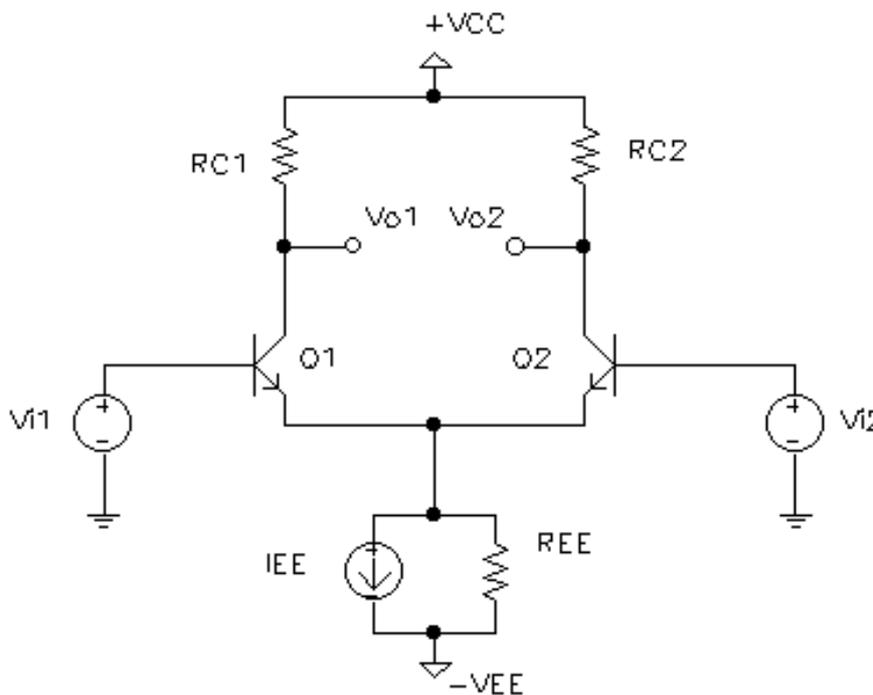
(dove si è ovviamente supposto che i due transistor funzionino in zona di saturazione). Tenendo conto, inoltre che $I_{SS} = I_{D1} + I_{D2}$, possiamo esprimere ciascuna corrente di drain in funzione dell'altra, in modo da ricavare l'andamento con la tensione V_{id} : si ottiene facilmente che

$$V_{id} = \sqrt{\frac{I_{D1}}{k}} - \sqrt{\frac{I_{SS} - I_{D1}}{k}}$$

$$V_{id} = \sqrt{\frac{I_{SS} - I_{D2}}{k}} - \sqrt{\frac{I_{D2}}{k}}$$

STADIO DIFFERENZIALE CASCODE

Torniamo ancora una volta allo stadio differenziale caricato resistivamente:

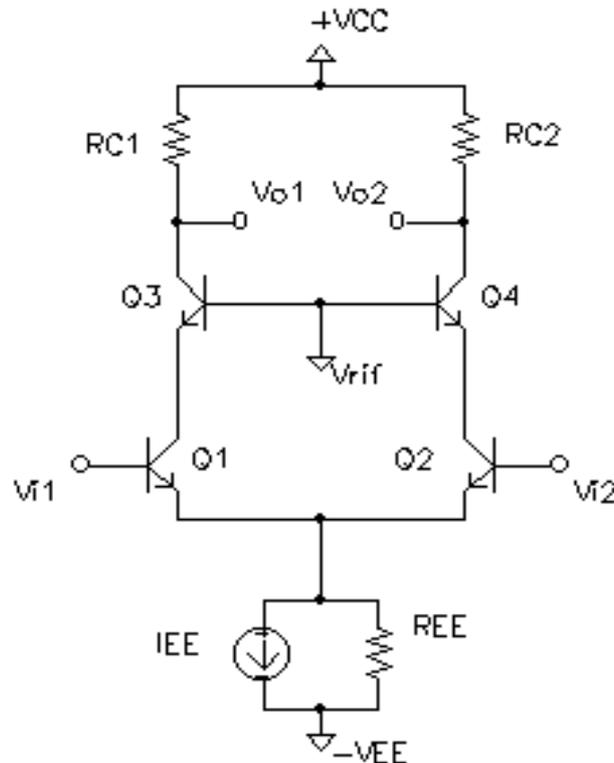


Abbiamo trovato, per questo circuito, che il guadagno di modo differenziale vale $A_{dm} = \frac{V_{od}}{V_{id}} = -g_m R_C$. In effetti, però, sappiamo, dall'analisi dello stadio invertitore (emettitore comune), che l'espressione $A_{dm} = -g_m R_C$ è una approssimazione di una formula più complessa che tiene conto della r_o dei singoli transistor:

$$A_{dm} = -g_m (R_C // r_o)$$

Questa formula deriva dal fatto che la corrente $g_m v_\pi$ fornita da ciascun transistor non fluisce interamente in R_C , ma si perde in parte in r_O . Ciò comporta che la relazione $A_{dm} = -g_m R_C$ sia tanto più vera quanto più piccolo è il valore di R_C rispetto ad r_O , in modo tale che il grosso della corrente fluisca in R_C , generando la tensione (di segnale) di uscita che ci interessa raccogliere. Di conseguenza, se vogliamo rendere il guadagno quanto più possibile legato al valore di R_C , dobbiamo fare in modo che la resistenza vista da ciascun collettore verso massa sia molto maggiore della R_C , in modo tale che la corrente fornita dal transistor si diriga per gran parte in R_C .

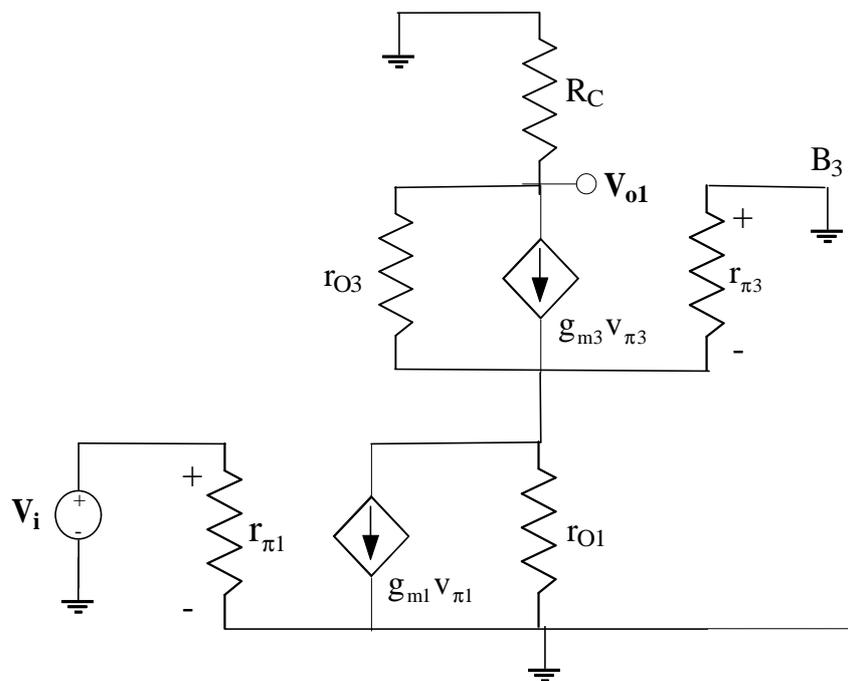
Per ottenere questo obiettivo, possiamo inserire, tra i collettori di Q1 e Q2 e le rispettive R_C , due stadi inseguitori di corrente (base comune), come illustrato nella figura seguente:



La funzione dei transistor Q3 e Q4 è quella per cui i collettori di Q1 e Q2 vedono ciascuno, come carico, una resistenza $1/g_m$ (cioè la resistenza di ingresso di un inseguitore di corrente) sicuramente molto minore di r_O . Questo fa sì che la corrente fornita da ciascun transistor si diriga essenzialmente verso la corrispondente R_C (attraverso l'inseguitore di corrente), in modo tale che il guadagno A_{dm} venga a dipendere strettamente dal valore di R_C .

Le motivazioni dello stadio differenziale cascode sono anche altre: infatti, oltre alle prestazioni dinamiche migliori, si ha anche una maggiore tensione inversa alle giunzioni base-collettore (e quindi anche V_{ce}) sopportabili dai transistor a base comune. Questo rende lo stadio adatto a funzione ad alta frequenza con buona dinamica di uscita (applicazione negli **oscilloscopi**).

Tutto questo è evidente se consideriamo il circuito equivalente per piccoli segnali ad esempio del ramo contenente Q1 e Q3:



(abbiamo posto a massa l'emettitore di Q1 in quanto stiamo ragionando solo sul segnale differenziale).

In assenza di Q3, la corrente $-g_{m1}v_{\pi1}$ si ripartisce tra r_{O1} ed R_C ; in presenza di Q3, invece, tale corrente si ripartisce tra r_{O1} e $1/g_{m3}$, che è la resistenza vista dal collettore di Q1 guardando verso l'alto (cioè la resistenza di ingresso dello stadio a base comune); dato che $1/g_{m3}$ è sicuramente molto minore di r_{O1} , quasi tutta la corrente $-g_{m1}v_{\pi1}$ va verso Q3. Quest'ultimo transistor si comporta da inseguitore di corrente, ossia riproduce in uscita la stessa corrente che riceve in ingresso, per cui la corrente $-g_{m1}v_{\pi1}$ fluisce praticamente tutta in R_C , quale che sia il suo valore confrontato con la r_{O1} .

Simulazione al calcolatore - Serviamoci ancora una volta di una simulazione per evidenziare i concetti appena esposti.

La prima simulazione consiste nel calcolare il guadagno di tensione del circuito con carico resistivo $R_C=1k\Omega$: usando una alimentazione duale da 15V e imponendo una polarizzazione dei transistor tale che la loro resistenza di uscita sia $r_o=10k\Omega$ (basta prendere $I_C=10mA$ se $V_A=-100V$), applicando in ingresso un segnale di modo differenziale corrispondente ad una sinusoide di ampiezza 1mV, il guadagno di tensione di modo differenziale risulta essere

$$|A_{dm}| = \frac{(V_{od})_{ampiezza}}{(V_{id})_{ampiezza}} = \frac{306.4mV}{1mV} = 306.4$$

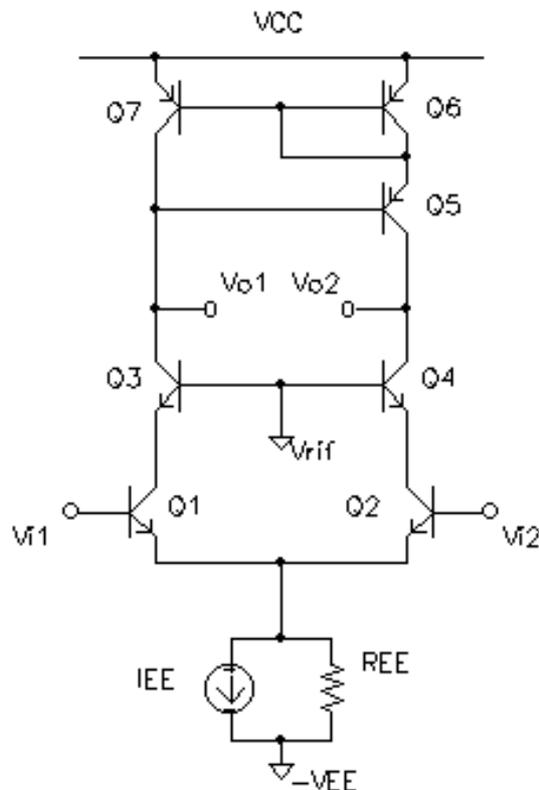
e questo risultato è abbastanza diverso da $|A_{dm}| = g_m R_C = 384$, il che indica che una parte non trascurabile della corrente fornita da ciascun transistor si perde nella corrispondente r_o .

A questo punto, si ripete la simulazione inserendo, tra i collettori di Q1 e Q2 e le rispettive R_C , i due inseguitori di corrente (realizzati mediante transistor identici a Q1 e Q2): utilizzando una tensione fissa $V_{rif}=1V$ (necessaria a polarizzare in ZAD i transistor Q1 e Q2, in quanto $V_{rif}=V_{CE1}=V_{CE2}$), si trova

$$|A_{dm}| = \frac{(V_{od})_{ampiezza}}{(V_{id})_{ampiezza}} = \frac{323mV}{1mV} = 323$$

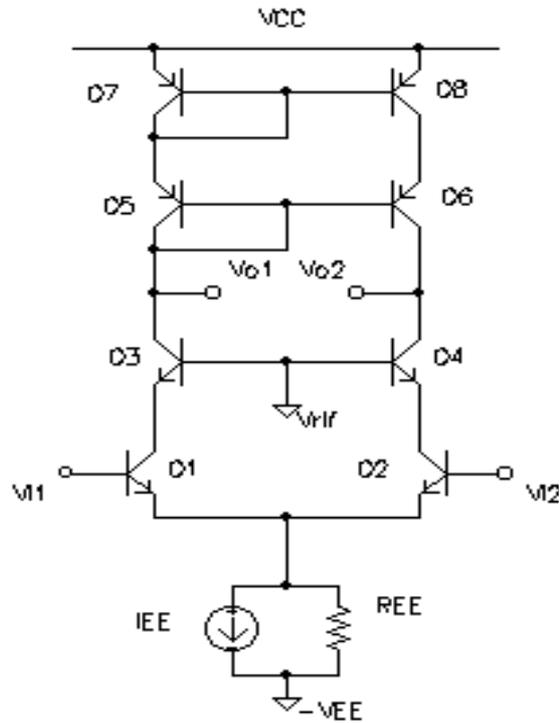
il che è già più vicino al valore 384, a conferma dell'azione dei due stadi inseguitori di corrente.

Ovviamente, una volta raggiunto l'obiettivo di convogliare gran parte della corrente nel carico, si può pensare di aumentare quest'ultimo mediante un carico attivo. Per esempio, si può usare uno specchio pnp secondo la configurazione di Wilson:



Con un circuito di questo tipo, otteniamo sicuramente eccellenti prestazioni dal punto di vista dal CMRR. Tuttavia, subentra nuovamente il problema della polarizzazione esaminato all'inizio: se consideriamo, ad esempio, il semicircuito di destra e, in particolare, il nodo in cui convergono il collettore di Q5 e il collettore di Q4, osserviamo che la resistenza vista guardando verso il basso è quella del cascode, ossia $\beta_{r_{Q4}}$, mentre quella vista verso l'alto è quella dello specchio di Wilson, ossia $\beta_{r_{Q5}}/2$. Le caratteristiche I-V del cascode e dello specchio di Wilson sono dunque a pendenza molto bassa, il che comporta, nella loro intersezione, che anche una minima variazione di V_{CC} o di V_{EE} o di V_{rif} provochi uno spostamento notevole del punto di lavoro, col rischio quindi di portare uno o più transistor fuori dalla zona attiva diretta.

Stesso discorso se, al posto di usare uno specchio di Wilson, ne usassimo uno nella configurazione cascode, come nella figura seguente:



Per avere una idea sulle difficoltà della polarizzazione in circuiti con un elevato numero di transistor, facciamo qualche rapido passaggio per individuare le condizioni di polarizzazione dei transistor nell'ultimo circuito disegnato. Partiamo dall'ipotesi che la polarizzazione sia tale che tutti i transistor siano stati portati a lavorare in zona attiva diretta, il che ci consente di affermare che le tensioni base-emettitore dei transistor sono tutte approssimativamente sul valore 0.7V (positivo per gli npn e negativo per i pnp).

Sotto queste ipotesi, si hanno i seguenti valori di tensione sul "ramo" di sinistra:

$$V_{EB7} = 0.7V \longrightarrow V_{E5} = V_{C7} = V_{CC} - 0.7V \longrightarrow V_{EC7} = 0.7V$$

$$V_{EB5} = 0.7V \longrightarrow V_{C3} = V_{C5} = V_{C7} - 0.7V = V_{CC} - 1.4V \longrightarrow V_{EC5} = 0.7V$$

$$V_{BE3} = 0.7V \longrightarrow V_{E3} = V_{C1} = V_{rif} - 0.7V \longrightarrow V_{CE3} = V_{C5} - V_{E3} = V_{CC} - V_{rif} - 2.1V$$

$$V_{BE1} = 0.7V \longrightarrow V_{E1} = -0.7V \longrightarrow V_{CE1} = V_{C1} - V_{E1} = (V_{rif} - 0.7V) - (-0.7V) = V_{rif}$$

Da queste relazioni si osserva che, mentre Q7 e Q5 funzionano sicuramente in ZAD, la zona di funzionamento di Q3 e Q1 dipende strettamente dai valori di V_{rif} : supponendo, ad esempio, $V_{rif}=1V$, Q1 è certamente in zona attiva diretta, mentre il transistor Q3 ha una tensione V_{CE} pari a $V_{CC}-3.1V$, il che significa che esso è in zona attiva diretta solo se l'alimentazione è di almeno 3.4V.

Passiamo adesso all'altro ramo. Intanto, si vede subito che i transistor Q7 e Q8 hanno la stessa V_{BE} , ma si ricava che hanno anche la stessa V_{CE} : infatti, supponendo $V_{BE6}=0.7V$ e osservando che $V_{B6} = V_{B5} = V_{C5} = V_{CC} - 1.4V$, deduciamo che $V_{C8} = V_{E6} = V_{BE6} - V_{B6} = V_{CC} - 0.7V$ e questa è la stessa tensione trovata per il collettore di Q7, da cui consegue che $V_{CE7}=V_{CE8}$.

Passando poi a Q2, è ovvio che ha la stessa $V_{CE}=V_{rif}$ di Q1 (lo si può ricavare con le leggi di Kirchoff oppure semplicemente dal fatto che i due transistor hanno la stessa V_{BE} e la stessa I_C , per cui devono avere necessariamente la stessa V_{CE}).

Rimangono da individuare le tensioni V_{CE} di Q6 e Q4. Applicando ancora una volta la LKT, si osserva che tali tensioni devono soddisfare alla condizione

$$V_{EC6} + V_{CE4} = V_{E8} - V_{C2} = (V_{CC} - 0.7) - (V_{rif} - 0.7) = V_{CC} - V_{rif}$$

Dobbiamo dunque stabilire come si ripartisce, tra Q6 e Q4, la caduta di tensione $V_{CC} - V_{rif}$. Se i due transistor sono attraversati dalla stessa corrente e hanno parametri tecnologici simili (in particolare il β e il modulo della tensione di Early), sarà $V_{EC6} = V_{CE4}$, per cui

$$V_{EC6} = V_{CE4} = \frac{V_{CC} - V_{rif}}{2}$$

Da quest'ultima formula si osserva che anche Q6 e Q4 possono trovarsi vicini al limite tra la zona attiva diretta e la zona di saturazione, specialmente se la V_{CC} non è alta.

A questo punto, volendo conservare le ottime prestazioni in termini di CMRR, bisogna trovare il modo di risolvere questo problema della polarizzazione in presenza di carichi attivi. Tra l'altro, non si tratta solo della sensibilità all'alimentazione, perché c'è anche il problema di garantire una dinamica di uscita per il segnale sufficientemente ampia: infatti, sappiamo che quanti più transistor vengono impilati tra le alimentazioni, tanto minore è l'intervallo entro cui può variare la V_{CE} di ciascuno di essi e questo è un problema notevole se si tiene conto che le tensioni di alimentazione oggi utilizzate sono dell'ordine di pochi volt (attualmente, circa 3.3V, ma si tende a passare a 2.5V), per cui tali intervalli diventano veramente piccoli.

Allora, così come abbiamo fatto per lo stadio elementare cascode al fine di aumentarne la dinamica, possiamo pensare di ricorrere ad una **configurazione cascode ripiegato**, i cui rami fanno da carico per lo stadio differenziale.

Autore: **SANDRO PETRIZZELLI**

e-mail: sandry@iol.it

sito personale: <http://users.iol.it/sandry>

succursale: <http://digilander.iol.it/sandry1>